

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Won-Seok Kang et al.

Application No.: Not Yet Assigned

Confirmation No.:

Filed: Concurrently Herewith

Art Unit: N/A

For: REFLECTIVE LIQUID CRYSTAL DISPLAY
DEVICE AND FABRICATING METHOD
THEREOF

Examiner: Not Yet Assigned

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

MS Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

Country	Application No.	Date
Korea, Republic of	10-2002-0086522	December 30, 2002

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: December 23, 2003

Respectfully submitted,

By 
Eric J. Nuss

Registration No.: 40,106
MCKENNA LONG & ALDRIDGE LLP
1900 K Street, N.W.
Washington, DC 20006
(202) 496-7500
Attorney for Applicant



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0086522
Application Number

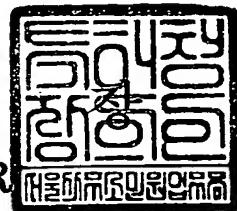
출원년월일 : 2002년 12월 30일
Date of Application DEC 30, 2002

출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003 년 11 월 10 일

특 허 청
COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0046
【제출일자】	2002. 12. 30
【발명의 명칭】	반사형 액정표시장치용 어레이기판 및 그 제조방법
【발명의 영문명칭】	A substrate for reflective LCD and method for fabricating of the same
【출원인】	
【명칭】	엘지 .필립스엘시디(주)
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	정원기
【대리인코드】	9-1998-000534-2
【포괄위임등록번호】	1999-001832-7
【발명자】	
【성명의 국문표기】	강원석
【성명의 영문표기】	KANG, WON SEOK
【주민등록번호】	710918-1056416
【우편번호】	156-824
【주소】	서울특별시 동작구 사당1동 1015-1
【국적】	KR
【발명자】	
【성명의 국문표기】	정우남
【성명의 영문표기】	JEONG, WOO NAM
【주민등록번호】	660722-1067021
【우편번호】	730-915
【주소】	경상북도 구미시 송정동 474-3
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 정원기 (인)

【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	5	면	5,000	원
【우선권주장료】	0	건	0	원
【심사청구료】	0	항	0	원
【합계】	34,000			원
【첨부서류】	1. 요약서·명세서(도면)_1통			

【요약서】**【요약】**

본 발명은 반사형 액정표시장치에 관한 것으로 특히, 표면이 요철형상인 반사전극을 포함하는 반사형 액정표시장치용 어레이기판의 구성과 그 제조방법에 관한 것이다.

종래에는 박막트랜지스터 어레이부를 모두 형성한 후, 유기막을 사용하여 요철을 형성하고, 상기 요철의 표면에 금속을 증착하는 방법으로 요철형상의 반사전극을 형성하였다.

그러나, 상기 유기막이 금속과의 계면특성이 좋지 않은 문제가 있어, 공정이 완료된 후 상기 반사판이 유기막으로부터 들뜨는 불량이 발생하였다.

이를 해결하기 위해 본 발명은, 반사전극의 하부에 반사전극과 계면특성이 좋은 무기 절연막을 구성한다.

이와 같이 하면, 상기 반사전극의 들뜸 현상을 방지 할 수 있다.

【대표도】

도 3

【명세서】**【발명의 명칭】**

반사형 액정표시장치용 어레이기판 및 그 제조방법{A substrate for reflective LCD and method for fabricating of the same}

【도면의 간단한 설명】

도 1은 일반적인 반사형 액정표시장치용 어레이기판의 한 화소를 개략적으로 도시한 확대 평면도이고,

도 2는 도 1의 II-II`를 따라 절단하여, 이를 참조로 구성한 종래에 따른 반사형 액정표시장치의 단면도이고,

도 3은 본 발명의 제 1 실시예에 따른 반사형 액정표시장치용 어레이기판의 한 화소를 개략적으로 도시한 확대 평면도이고,

도 4는 도 3의 III-III`을 따라 절단하여, 이를 참조로 구성한 반사형 액정표시장치의 단면도이고,

도 5a 내지 도 5d는 도 3의 III-III`을 따라 절단하여, 본 발명의 제 1 실시예에 따른 공정순서로 도시한 공정 단면도이다.

<도면의 주요부분에 대한 부호의 설명>

100 : 기판

102 : 게이트 배선

104 : 게이트 전극

108 : 제 1 반도체 패턴

110 : 제 2 반도체 패턴

112 : 제 3 반도체 패턴

114 : 소스 전극

116 : 드레인 전극

118 : 데이터 배선

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<12> 본 발명은 액정표시장치(liquid crystal display device)에 관한 것으로, 특히 반사형 액정표시장치용 어레이기판과 그 제조방법에 관한 것이다.

<13> 반사형 액정표시장치는 일반적인 투과형 모델에 비해 백라이트를 사용하지 않고 외부광을 사용하기 때문에 제품을 좀더 컴팩트(compact)하게 구성할 수 있는 장점이 있다.

<14> 반면, 반사형 액정표시장치는 빛을 효과적으로 제어할 수 없기 때문에 반사율이 낮으면 휘도 특성이 나빠지는 문제가 있다.

<15> 이를 해결하기 위해 종래에는 빛이 정반사가 아닌 난반사 되도록 유도하여, 시야각 및 휘도를 개선하고자 반사판의 표면을 다수의 요철형상으로 굴곡지게 형성하였다.

<16> 이하, 도 1을 참조하여, 반사형 액정표시장치용 어레이기판의 구성을 개략적으로 설명한다.

<17> 도 1은 종래에 따른 반사형 액정표시장치용 어레이기판의 한 화소를 개략적으로 도시한 도면이다.

<18> 도시한 바와 같이, 기판(10)상에 일 방향으로 연장된 다수의 게이트 배선(12)과, 게이트 배선(12)과 수직하게 교차하여 화소영역(P)을 정의하는 데이터 배선(26)이 구성된다.

<19> 상기 두 배선(12, 26)의 교차지점에는 게이트 전극(14)과 액티브 채널층(18)과 소스 전극(22)과 드레인 전극(24)을 포함하는 박막트랜지스터(T)가 구성된다.

<20> 상기 게이트 배선(12)의 상부에는 섬 형상의 금속패턴(27)이 구성되어, 이를 제 2 전극으로 하고 하부의 게이트배선(12)을 제 1 전극으로 하는 보조 용량부(C_{st})가 구성된다.

<21> 상기 화소영역(P)에는 상기 드레인 전극(24)과 접촉하는 반사전극(32)이 위치하며, 반사전극(32)의 표면은 굴곡진 요철(A)로 형성된다.

<22> 상기 반사전극(32)의 표면을 굴곡진 요철로 형성하기 위해서는, 반사판(32)의 하부에 구성하는 절연막층(미도시)을 굴곡진 요철형상으로 구성한 후, 연속하여 금속물질을 층착함으로서 요철형상의 반사판을 제작할 수 있다.

<23> 이하, 도 2를 참조하여 종래의 반사형 액정표시장치의 구성과, 상기 반사판을 형성하는 방법을 개략적으로 설명한다.

<24> 도 2는 도 1의 II-II'를 따라 절단한 단면을 참조로 종래의 반사형 액정표시장치를 개략적으로 도시한 단면도이다.

<25> 도시한 바와 같이, 반사형 액정표시장치(9)는 액정층(미도시)을 개재하여 합착된 제 1 기판(10)과 제 2 기판(30)으로 구성되고, 제 2 기판(30)과 마주보는 제 1 기판(10)의 일면은 다수의 화소영역(P)으로 정의되고, 화소영역(P)의 일측에는 박막트랜지스터(T)가 구성된다.

<26> 상기 박막트랜지스터(T)는 게이트 전극(14)과, 게이트 전극의 상부에 적층된 액티브층(18)과 오믹 콘택층(20)과, 오믹 콘택층과 접촉하는 소스 전극(22)과 드레인 전극(24)으로 구성된다.

<27> 상기 게이트 전극(14)과 연결된 게이트 배선(도 1의 12)이 화소영역(P)의 일 측을 지나 연장 형성되고, 상기 소스 전극(22)과 연결된 데이터 배선(26)이 상기 게이트 배선(미도시)이 지나가는 화소영역(P)의 일 측과 평행하지 않은 타측으로 연장 형성된다.

<28> 화소영역(P)에는 상기 드레인 전극(24)과 접촉하는 반사전극(32)이 구성되는 데, 이때 반사전극(32)의 표면은 요철형상이다.

<29> 이와 같이 하면, 상기 요철의 볼록패턴(A)에 의해 외부로부터 입사된 빛이 정반사(正反射)되는 것을 최소화하고, 난반사(亂反射) 되도록 하는 효과가 있다.

<30> 앞서 설명한 바와 같이, 빛이 난반사 되면 넓은 시야각을 확보 할 수 있도록 할 뿐 아니라 전체적으로 휘도가 개선되는 효과가 있다.

<31> 이러한 이유로 종래에는 상기 반사전극(32)의 표면을 굴곡진 요철로 형성하였다.

<32> 이때, 상기 반사전극(32)을 요철로 형성하기 위해서는 반사전극(32)하부의 보호막(28)표면을 요철로 형성하여, 보호막(28)의 상부에 반사전극(32)을 증착하는 방법을 사용하거나, 상기 보호막(28)의 상부에 별도의 감광성 유기막을 패턴하여 이를 요철 형상으로 제작하는 방법을 사용할 수 있다.

<33> 상기 제 1 기판(10)과 마주보는 제 2 기판(30)의 일면에는 상기 화소영역(P)에 대응하여 적색(R)과 녹색(G)과 청색(B)을 표현하는 서브 컬러필터(34a, 34b, 34c)와, 컬러필터 사이에는

블랙매트릭스(32)가 구성되며, 상기 서브 컬러필터(34a,34b,34c)의 하부에는 투명한 공통전극(36)이 구성된다.

<34> 전술한 바와 같은 구성은 요철형상의 반사전극(32)에 의해 외부의 광 이용효율을 높일 수 있는 장점이 있다.

【발명이 이루고자 하는 기술적 과제】

<35> 그러나, 종래에는 상기 반사전극 하부의 보호막을 유기막으로 사용하기 때문에, 유기막의 특성상 상기 반사 전극과의 계면특성이 좋지 않았다.

<36> 따라서, 시간이 지나면 상기 유기막으로부터 반사전극이 들뜨는 문제가 발생하며, 이는 반사판과 상기 공통전극 사이에 발생하는 전계의 분포를 왜곡하여 화질을 저하하는 문제가 되었다.

<37> 본 발명은 전술한 바와 같은 문제를 해결하기 위한 목적으로 제안된 것으로,

<38> 상기 화소영역에 대응하는 기판의 상부에 볼록 패턴을 형성하고, 볼록 패턴을 굴곡진 요철로 표현되도록 유기절연막을 형성하게 되는데, 이는 게이트 절연막의 기능을 동시에 하도록 한다.

<39> 다음으로, 상기 유기 절연막의 상부에 상기 반사전극과 계면 특성이 좋은 무기 절연막을 형성한 후, 연속하여 반사전극을 증착하는 공정을 진행하여, 상기 반사전극이 게이트 절연막의 요철형상을 그대로 표현할 수 있도록 한다.

<40> 따라서, 전술한 구성은 상기 요철형상의 유기막과 반사판 사이에 무기 절연막이 삽입되는 구조이기 때문에 반사판의 들뜸 불량이 발생하지 않는 장점이 있다.

【발명의 구성 및 작용】

<41> 전술한 바와 같은 목적을 달성하기 위한 본 발명의 특징에 따른 반사형 액정표시장치용 어레이기판은 화소영역이 정의된 기판과; 상기 화소영역에 대응하는 기판의 표면에 구성된 반원 형상의 다수의 볼록 패턴과; 상기 화소영역에 대응하는 부분은 상기 볼록 패턴에 의해 요철 형상으로 구성된 유기 절연막을 사이에 두고 수직하게 교차하여 구성된 게이트 배선과 데이터 배선과; 상기 두 배선의 교차지점에 구성된 박막트랜지스터와; 상기 박막트랜지스터와 상기 유기 절연막의 상부에 위치하고, 상기 드레인 전극의 일부를 노출하는 동시에 상기 화소영역에 대응한 부분은 요철형상인 무기 절연막과; 상기 무기 절연막의 상부에 위치하고, 상기 드레인 전극과 접촉하면서 요철형상으로 화소영역에 구성된 반사전극을 포함한다.

<42> 상기 박막트랜지스터는 게이트 전극과 반도체층과 소스 전극과 드레인 전극을 포함하며, 상기 반도체층은 순수 비정질 실리콘층($a\text{-Si:}\text{H}$)과 불순물 비정질 실리콘층($n+a\text{-Si:}\text{H}$)이 적층되어 구성된다.

<43> 이때, 상기 반도체층과 동일층 동일물질로 구성되고, 상기 반도체층에서 상기 데이터 배선의 하부로 연장된 제 1 패턴과, 상기 게이트 배선의 일부 상부에 섬형상으로 구성된 제 2 패턴을 더욱 포함한다.

<44> 상기 제 2 패턴의 상부에는 상기 반사전극과 접촉하는 섬형상의 금속패턴이 더욱 구성되어 이를 제 2 전극으로 하고, 하부의 게이트 배선의 일부를 제 1 전극으로 하는 보조 용량부를 이룬다.

<45> 본 발명의 특징에 따른 반사형 액정표시장치용 어레이기판 제조방법은 기판 상에 화소영역을 정의하는 단계와; 상기 화소영역의 일측을 따라 연장된 게이트 배선을 형성하는 단계와; 상기 화소영역에 대응하는 기판의 표면에 반원 형상의 다수의 볼록 패턴을 형성하는 단계와; 상기 화소영역에 대응하는 부분은 상기 볼록 패턴을 따라 요철 형상으로 구성된 유기 절연막을 사이에 두고, 상기 게이트 배선과 수직하게 교차는 데이터 배선을 형성하는 단계와; 상기 두 배선의 교차지점에 박막트랜지스터를 형성하는 단계와; 상기 드레인 전극의 일부를 노출하는 동시에 화소영역에 대응하는 부분은 요철형상인 무기 절연막을 상기 박막트랜지스터와 유기 절연막의 상부에 형성하는 단계와;

<46> 상기 드레인 전극과 접촉하는 요철형상의 반사전극을 상기 화소영역의 무기 절연막 상부에 형성하는 단계를 포함한다.

<47> 이하, 첨부한 도면을 참조하여 바람직한 실시예들을 설명한다.

<48> -- 실시예 --

<49> 본 발명은 반사판의 하부에 무기 절연막을 구성하는 것을 특징으로 한다.

<50> 도 3은 본 발명의 실시예에 따른 반사형 액정표시자치용 어레이기판의 한 화소를 개략적으로 도시한 확대 평면도이다.

<51> 도시한 바와 같이, 기판(100)상에 일 방향으로 연장된 게이트 배선(102)을 형성하고, 게이트 배선(102)과 수직하게 교차하는 데이터 배선(118)을 형성한다.

<52> 상기 두 배선(102, 118)의 교차지점에는 게이트 전극(104)과 제 1 반도체 패턴(108)과 소스 및 드레인 전극(114, 116)을 포함하는 박막트랜지스터(T)를 형성한다.

<53> 상기 화소영역(P)에는 상기 드레인 전극(114)과 접촉하면서, 전면이 요철형상인 반사판(126)을 구성한다.

<54> 상기 화소영역(P)을 정의하는 게이트배선(102)의 일부 상부에는 상기 반사판(126)과 접촉하는 섬형상의 금속패턴(120)을 형성하여, 이를 제 2 전극으로 하고 하부의 게이트 배선(102)을 제 1 전극으로 하는 보조 용량부(C_{st})를 형성한다.

<55> 이때, 상기 데이터 배선(118)의 하부에는 상기 제 1 반도체 패턴(108)에서 연장된 제 2 반도체 패턴(110)을 구성하고, 상기 금속패턴(120)의 하부에는 제 2 반도체 패턴(112)을 더욱 구성한다.

<56> 이하, 도 4를 참조하여 전술한 바와 같이 구성된 어레이기판을 포함하는 본 발명에 따른 반사형 액정표시장치의構成을 개략적으로 설명한다.

<57> 도 4는 도 3의 III-III`을 따라 절단하여 이를 참조로 구성한 본 발명에 따른 반사형 액정표시장치의構成을 개략적으로 도시한 단면도이다.

<58> 도시한 바와 같이, 본 발명에 따른 반사형 액정표시장치(99)는 이격하여 구성된 제 1 및 제 2 기판(100, 200)과, 제 1 기판(100)과 마주보는 제 2 기판(200)의 일면에는 블랙매트릭스(202)와 적색(RED)과 녹색(GREEN)과 청색(BLUE)을 나타내는 다수의 컬러필터(204a, 204b, 미도시)와 공통전극(206)을 구성한다.

<59> 제 1 기판(100)이 일면에는 다수의 화소 영역(P)과, 화소영역(P)의 일 측에 스위칭 영역(T)을 정의하고, 스위칭 영역(T)에 대응하는 기판(100)상에 게이트 전극(104)을 구성하고, 화소 영역(P)에 대응하는 기판(100)상에는 다수의 볼록(B)패턴을 구성한다.

<60> 상기 게이트 전극(104)과 볼록패턴(B)의 상부에는 유기 절연막인 게이트 절연막(106)을 구성하는데, 화소영역(P)에 대응하는 부분은 상기 볼록 패턴(B)에 의해 굴곡진 요철 형상이 된다.

<61> 상기 게이트 전극(104)상부의 게이트 절연막(106)상에는 순수 비정질 실리콘층(a-Si :H)과 불순물 비정질 실리콘층(n+a-Si :H)이 적층되고 패턴된 제 1 반도체 패턴(108)을 구성한다.

<62> 상기 제 1 반도체 패턴(108)을 구성하는 순수 비정질 실리콘층을 액티브 채널층(108a)이라하고, 불순물이 포함된 비정질 실리콘층을 오믹 콘택층(108b)이라 한다.

<63> 상기 오믹 콘택층(108b)상에는 이와는 접촉하면서 서로 소정간격 이격된 소스 전극(114)과 드레인 전극(116)을 구성한다.

<64> 상기 화소영역(P)의 일측에는 상기 게이트 전극(104)과 연결된 게이트 배선(도 2의 102)을 구성하고, 상기 게이트 배선(102)과 수직하게 교차하는 데이터 배선(118)을 구성한다.

<65> 이때, 상기 데이터 배선(118)의 하부에는 상기 제 1 반도체 패턴(108)에서 연장된 제 2 반도체 패턴(110)을 구성한다.

<66> 상기 제 2 반도체 패턴(110)과 상기 데이터 배선(118)은 서로 계면상태가 양호한 특성을 가진다.

<67> 상기 소스 및 드레인 전극(114, 116)이 형성된 기판(100)의 전면에 얇은 두께(약 $0.3\mu\text{m}$)의 무기 절연막(122)을 구성하고, 상기 화소영역(P)의 무기 절연막(122) 상에는 상기 드레인 전극(114)과 접촉하는 반사전극(126)을 구성한다.

<68> 전술한 구성의 제 1 특징은 상기 화소영역(P)에 대응하는 부분에 다수의 볼록 패턴(B)을 형성하고, 상기 볼록 패턴(B)의 상부에 유기 절연막(미도시)과 무기 절연막(미도시)을 순차적으로 적층하여 굴곡진 형상의 요철을 형성하고, 상기 무기 절연막의 상부에 반사전극(126)을 증착하여 반사전극의 들뜸을 방지하는 것이고,

<69> 제 2 특징은 상기 데이터 배선(118)과 보조 용량부(C_{st})의 제 2 전극(도 3의 120)하부에 반도체패턴(110, 112)을 더욱 형성하여, 상기 데이터 배선(118)과 제 2 전극(120)이 유기 절연막에 의해 들뜨는 불량을 방지 할 수 있는 것이다.

<70> 이하, 도 5a 내지 도 5d를 참조하여, 본 발명의 제 1 실시예에 따른 반사형 액정표시장치용 어레이기판의 제조공정을 설명한다.

<71> 도 5a 내지 도 5d는 도 3의 III-III`을 따라 절단하여, 본 발명의 공정 순서에 따라 도시한 공정 단면도이다.

<72> 먼저, 도 5a에 도시한 바와 같이, 기판(100)상에 화소 영역(P)과 화소 영역(P)의 일 측에 스위칭 영역(T)을 정의한다.

<73> 상기 화소 영역(P)과 스위칭 영역(T)이 정의된 기판(100)의 전면에 알루미늄(Al), 알루미늄 합금(AlNd), 텅스텐(W), 크롬(Cr), 몰리브덴(Mo)등의 단일 금속이나 알루미늄(Al)/크롬(Cr)(또는 몰리브덴(Mo))등의 이중 금속층으로 게이트 배선(도 3의 102)과, 상기 게이트 배선에서 연장된 게이트전극(104)을 형성한다.

<74> 이러한 게이트 전극(104)과 게이트 배선(도 3의 102)을 형성하는 물질은 액정표시장치의 동작에 중요하기 때문에 RC 딜레이(delay)를 작게 하기 위하여 저항이 작은 알루미늄이 주류를 이루고 있으나, 순수 알루미늄은 화학적으로 내식성이 약하고, 후속의 고온 공정에서 힐락(hilllock)형성에 의한 배선 결함문제를 야기하므로, 알루미늄 배선의 경우는 전술한 바와 같이 합금의 형태로 쓰이거나 적층 구조가 적용된다.

<75> 다음으로, 도 5b에 도시한 바와 같이, 상기 게이트배선(도 3의 102)등이 형성된 기판(100)상에 감광성 수지를 도포한 후 패턴하여, 상기 스위칭 영역(T)을 제외한 화소 영역(P)에 다수의 볼록패턴(B)을 형성한다. 이때, 상기 볼록 패턴(B)은 단면적으로 사각형상이다.

<76> 연속하여, 상기 볼록 패턴(B)을 소정의 온도에서 열처리하여, 상기 사각형상 요철(B)의 표면이 녹아 내리도록 하여, 단면적으로 반원 형상의 볼록패턴(B)이 되도록 한다.

<77> 상기 게이트 전극(104)과 게이트 배선(도 3의 102)과 다수의 볼록 패턴(B)이 형성된 기판(100)의 전면에 벤조사이클로부텐(BCB)과 아크릴(Acryl)계 수지(resin)등을 포함하는 유기 절연물질 그룹 중 선택된 하나를 도포하여, 게이트 절연막(106)을 형성한다.

<78> 이때, 상기 게이트 절연막(106)은 상기 볼록패턴(B)을 따라 코팅되어 굴곡진 요철형상이 된다.

<79> 다음으로, 상기 게이트 전극(104) 상부의 게이트 절연막(106)상에 순수 비정질 실리콘(a-Si:H)층과 불순물이 포함된 비정질 실리콘(n+ 또는 p+ a-Si:H)층을 적층하거나, 상기 순수 비정질 실리콘층의 표면에 불순물 이온을 도핑하고 이를 패턴하여 제 1 반도체 패턴(108)을 형성한다.

<80> 동시에, 상기 제 1 반도체 패턴(108)에서 상기 게이트 배선(102)과 수직한 방향으로 연장된 제 2 반도체 패턴(110)과, 도시하지는 않았지만 화소영역(P)의 일측을 지나는 게이트 배선(도 3의 102)의 일부 상부에 섬형상의 제 3 반도체 패턴(도 3의 112)을 형성한다.

<81> 이때, 상기 제 1 반도체 패턴(108) 중 하부 비정질 실리콘층은 특히, 액티브 채널층(108a)이라 하고 상부 불순물 비정질 실리콘층은 오믹 콘택층(108b)이라 한다.

<82> 상기 반도체층(108, 110, 도 3의 112)이 형성된 기판(100)의 전면에 전술한 바와 같은 도전성 금속을 증착하고 패턴하여, 상기 오믹 콘택층(108b)과 접촉하는 소스 전극(114)과 이와는 소정간격 이격된 드레인 전극(116)과 상기 소스 전극(114)과 연결되어 상기 반도체층의 제 2 패턴(110)의 상부로 연장된 데이터 배선(118)을 형성한다.

<83> 동시에, 상기 반도체층의 제 3 패턴(도 3의 112)과 접촉하는 섬 형상의 금속패턴(도 3의 120)을 형성한다.

<84> 다음으로, 상기 소스 및 드레인 전극(114, 116) 사이로 노출된 오믹 콘택층(108b)을 식각하여 하부의 액티브 채널층(108a)을 노출하는 공정을 진행한다.

<85> 도 5c에 도시한 바와 같이, 상기 소스 및 드레인 전극(114, 116)과 데이터 배선(118)이 형성된 기판(100)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착한 후 패턴하여, 상기 드레인 전극(116)과 상기 게이트 배선(도 3의 102) 상부의 금속패턴(도 3의 120)의 일부를 각각 노출하는 콘택홀(124, 미도시)을 포함한 무기 보호막(122)을 형성한다.

<86> 이때, 상기 보호막(122)은 상기 게이트 절연막(106)의 요철형상을 따라 증착되어, 상기 화소 영역(P)에 대응하는 부분(박막트랜지스터 영역은 제외)은 요철 형상이 된다.

<87> 다음으로, 도 5d에 도시한 바와 같이, 상기 보호막(122)의 상부에 알루미늄(Al) 또는 알루미늄 합금(AlNd)과 은(Ag)같이 반사율이 뛰어난 도전성 금속을 증착하고 패턴하여, 상기 노출된 드레인 전극(116)과 상기 금속패턴(도 3의 120)과 접촉하는 반사 전극(126)을 형성한다.

<88> 반사 전극(126) 또한 화소 영역(P)에 대응하는 부분은 상기 보호막(122)의 요철형상을 따라 형성되기 때문에 요철 형상이 된다.

<89> 전술한 바와 같은 공정을 통해 본 발명의 제 1 실시예에 따른 반사형 액정표시장치용 어레이기판을 제작할 수 있다.

<90> 전술한 제 1 실시예의 공정을 다시 한번 정리하면 아래와 같다.

<91> 제 1 마스크 공정 : 게이트 전극과 게이트 배선 형성.

<92> 제 2 마스크 공정 : 블록패턴 형성.

<93> 제 3 마스크 공정 : 액티브 채널층과 오믹 콘택층을 포함하는 반도체 패턴 형성.

<94> 제 4 마스크 공정 : 소스 및 드레인 전극과 데이터 배선 형성.

<95> 제 5 마스크 공정 : 보호막을 패턴.

<96> 제 6 마스크 공정 : 반사전극 형성.

<97> 따라서, 전술한 바와 같은 공정으로 본 발명에 따른 반사형 액정표시장치용 어레이기판을 제작할 수 있다.

【발명의 효과】

<98> 따라서, 본 발명에 따라 제작된 반사형 액정표시장치는 아래와 같은 특징이 있다.

<99> 첫째, 반사판의 하부에 반사판과 계면특성이 우수한 무기질연막 또는 비정질 실리콘층이 구성되기 때문에 반사판의 막들뜸 현상을 방지할 수 있는 효과가 있다.

<100> 둘째, 상기 요철 패턴은 기판 상에 구성되기 때문에, 박막트랜지스터와 어레이부를 구성한 후 형성하는 것보다는 요철 패턴이 안정적으로 형성되어 원하는 난반사 효과를 극대화 할 수 있어 시야각 개선 및 고휘도를 구현할 수 있는 효과가 있다.

【특허청구범위】**【청구항 1】**

화소영역이 정의된 기판과;

상기 화소영역에 대응하는 기판의 표면에 구성된 반원 형상의 다수의 볼록 패턴과;

상기 화소영역에 대응하는 부분은 상기 볼록 패턴에 의해 요철 형상으로 구성된 유기 절연막을 사이에 두고 수직하게 교차하여 구성된 게이트 배선과 데이터 배선과;

상기 두 배선의 교차지점에 구성된 박막트랜지스터와;

상기 박막트랜지스터와 상기 유기 절연막의 상부에 위치하고, 상기 드레인 전극의 일부를 노출하는 동시에 상기 화소영역에 대응한 부분은 요철형상인 무기 절연막과;

상기 무기절연막의 상부에 위치하고, 상기 드레인 전극과 접촉하면서 요철형상으로 화소영역에 구성된 반사전극;

을 포함하는 반사형 액정표시장치용 어레이기판.

【청구항 2】

제 1 항에 있어서,

상기 박막트랜지스터는 게이트 전극과 반도체층과 소스 전극과 드레인 전극을 포함하는 반사형 액정표시장치용 어레이기판.

【청구항 3】

제 2 항에 있어서,

상기 반도체층은 순수 비정질 실리콘층($a\text{-Si:H}$)과 불순물 비정질 실리콘층($n+a\text{-Si:H}$)이
적층되어 구성된 반사형 액정표시장치용 어레이기판.

【청구항 4】

제 2 항에 있어서,

상기 반도체층과 동일층 동일물질로 구성되고, 상기 반도체층에서 상기 데이터 배선의
하부로 연장된 제 1 패턴과, 상기 게이트 배선의 일부 상부에 섬형상으로 구성된 제 2 패턴을
더욱 포함하는 반사형 액정표시장치용 어레이기판.

【청구항 5】

제 4 항에 있어서,

상기 제 2 패턴의 상부에는 상기 반사전극과 접촉하는 섬형상의 금속패턴이 더욱 구성되
어 이를 제 2 전극으로 하고, 하부의 게이트 배선의 일부를 제 1 전극으로 하는 보조 용량부를
이루는 반사형 액정표시장치용 어레이기판.

【청구항 6】

기판 상에 화소영역을 정의하는 단계와;

상기 화소영역의 일측을 따라 연장된 게이트 배선을 형성하는 단계와;

상기 화소영역에 대응하는 기판의 표면에 반원 형상의 다수의 블록 패턴을 형성하는 단
계와;

상기 화소영역에 대응하는 부분은 상기 볼록 패턴을 따라 요철 형상으로 구성된 유기 절연막을 사이에 두고, 상기 게이트 배선과 수직하게 교차는 데이터 배선을 형성하는 단계와;
상기 두 배선의 교차지점에 박막트랜지스터를 형성하는 단계와;
상기 드레인 전극의 일부를 노출하는 동시에 화소영역에 대응하는 부분은 요철형상인 무기 절연막을 상기 박막트랜지스터와 유기 절연막의 상부에 형성하는 단계와;
상기 드레인 전극과 접촉하는 요철형상의 반사전극을 상기 화소영역의 무기 절연막 상부에 형성하는 단계
를 포함하는 반사형 액정표시장치용 어레이기판 제조방법.

【청구항 7】

제 6 항에 있어서,
상기 박막트랜지스터는 게이트 전극과 반도체층과 소스 전극과 드레인 전극을 포함하는 반사형 액정표시장치용 어레이기판 제조방법.

【청구항 8】

제 7 항에 있어서,
상기 반도체층은 순수 비정질 실리콘층(a-Si:H)과 불순물 비정질 실리콘층(n+a-Si:H)이 적층되어 형성된 반사형 액정표시장치용 어레이기판 제조방법.

【청구항 9】

제 7 항에 있어서,

상기 반도체층과 동일층 동일물질로 구성되고, 상기 반도체층에서 상기 데이터 배선의 하부로 연장된 제 1 패턴과, 상기 게이트 배선의 일부 상부에 섬 형상으로 구성된 제 2 패턴을 더욱 포함하는 반사형 액정표시장치용 어레이기판 제조방법.

【청구항 10】

제 6 항에 있어서,

상기 유기 절연막은 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지를 포함하는 유기 절연물질 그룹 중 선택된 하나로 형성된 반사형 액정표시장치용 어레이기판 제조방법.

【청구항 11】

제 6 항에 있어서,

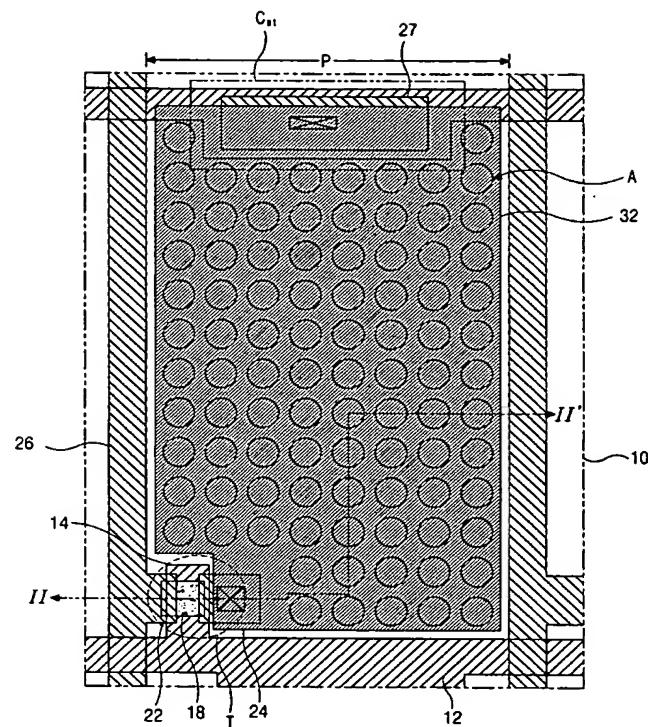
상기 무기 절연막은 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기 절연물질 그룹 중 선택된 하나로 형성된 반사형 액정표시장치용 어레이기판 제조방법.

1020020086522

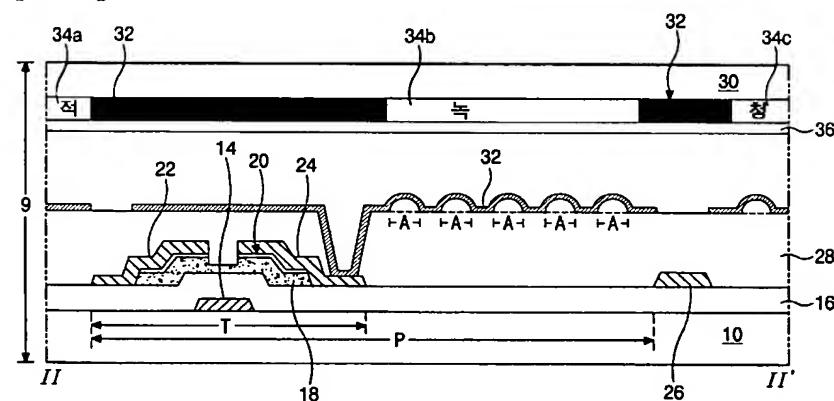
출력 일자: 2003/11/13

【도면】

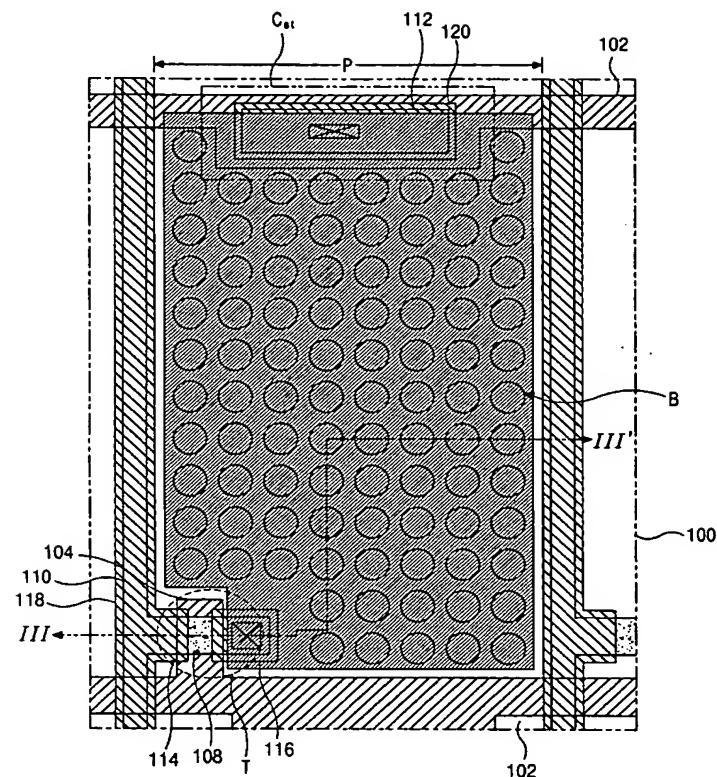
【도 1】



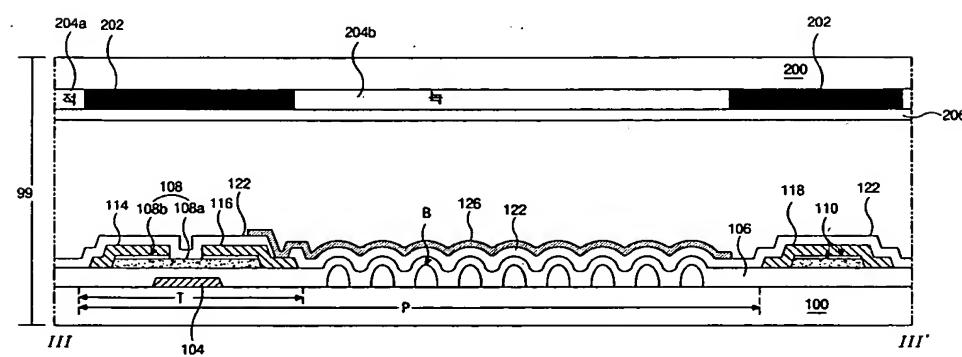
【도 2】



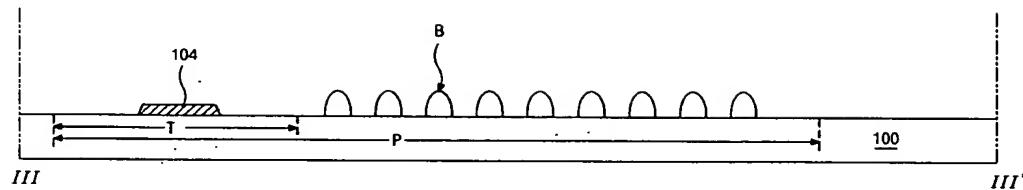
【도 3】



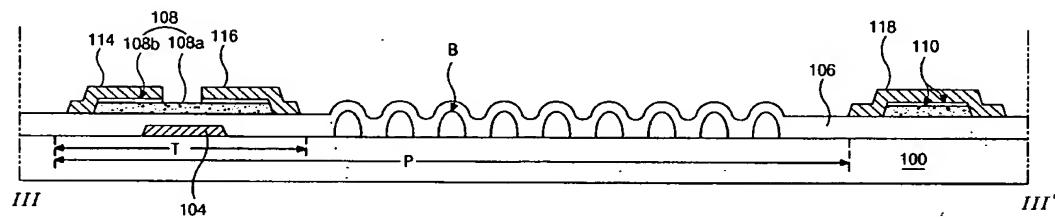
【도 4】



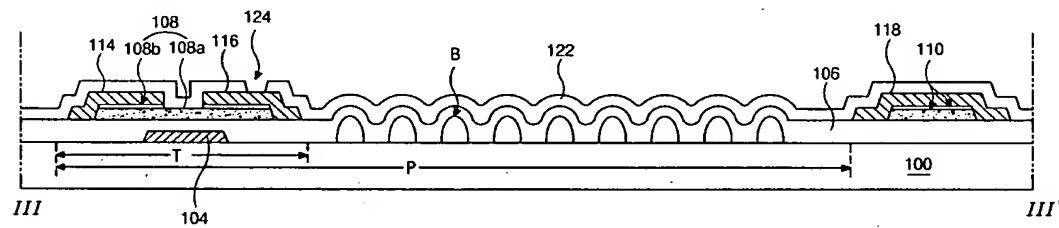
【도 5a】



【도 5b】



【도 5c】



【도 5d】

